

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-033284

(43)Date of publication of application : 31.01.2002

(51)Int.Cl.

H01L 21/205
C23C 16/458
H01L 21/31
H01L 21/68

(21)Application number : 2000-214348

(71)Applicant : MITSUI ENG & SHIPBUILD CO LTD
ADMAP INC

(22)Date of filing : 14.07.2000

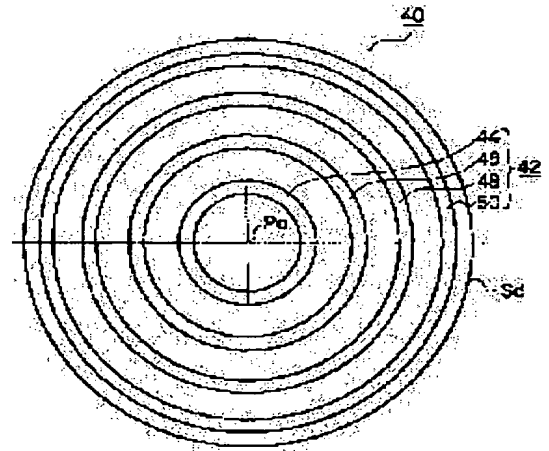
(72)Inventor : KAWAMOTO SATOSHI

(54) WAFER HOLDER FOR VERTICAL CVD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wafer holder for a vertical CVD wherein deformation of a wafer processing holder itself is less for less slip of a silicon wafer while the wafer holder is manufactured of CVD-SiC for high rigidity and heat resistance, resulting in less slip and good productivity.

SOLUTION: The wafer holder for vertical CVD is provided which is used for manufacturing a semiconductor device while a plurality of wafers are horizontally held side by side and inserted into the CVD device. The wafer holder for vertical CVD is provided with a rib on its upper surface for preventing deformation of the wafer holder while a wafer is held horizontally.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A wafer holder for the vertical molds CVD providing a convex shape rib which prevents modification of a wafer holder to the wafer installation-side in a wafer holder for the vertical molds CVD which uses it by manufacture of a semiconductor device, holds two or more wafers in parallel horizontally, and is inserted in a CVD system.

[Claim 2]A wafer holder for the vertical molds CVD, wherein a rib is formed in a wafer holder for the vertical molds CVD according to claim 1 of circular shape, polygonal shape, radial shape, the shape of a lattice type, or such combination shape.

[Claim 3]A wafer holder for the vertical molds CVD to which a position of a rib which holds a wafer in claim 1 or a wafer holder for the vertical molds CVD according to claim 2 is characterized by providing a ratio with distance of a position of the distance:periphery and a rib of a core of a wafer, and a position of a rib in 7:3.

[Claim 4]A wafer holder for the vertical molds CVD, wherein a wafer holder which has a rib is formed of a film made from CVD-SiC of prescribed thickness in a wafer holder for the vertical molds CVD according to claim 1 to 3.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the suitable wafer holder for the vertical molds CVD held with a wafer boat while it is used for processing a wafer by the manufacturing process of a semiconductor device and lays a wafer.

[0002]

[Description of the Prior Art]The semiconductor device which uses a silicon single crystal as a substrate, A detailed circuit is further formed on a silicon wafer through the diffusion process which diffuses the oxidation process which forms an oxide film on the surface of a silicon substrate (silicon wafer), and an impurity, the decompression CVD (LPCVD) process of forming a silicon nitride film, a polycrystalline silicon film (polysilicon film), etc. under decompression, etc. The semiconductor manufacturing device called dispersion equipment, a LPCVD device, etc. is used for these processes. And each of these devices inserts two or more silicon wafers into a furnace, and serves as a furnace body part which heats the main part of a silicon wafer to an elevated temperature from gas induction, an exhaust air part, etc. which supply reactive gas in a furnace.

many -- the silicon wafer of several sheets can be processed now concurrently (batch processing).

Drawing 16 shows an example of a vertical mold LPCVD device.

[0003]It has connected with the vacuum pump which is not illustrated and CVD system 10 enables it to have decompressed the inside to 10 or less Torr in drawing 16 while the heater which is not illustrated to the inner skin of the furnace body 12 is allocated, an inside is heated to an elevated temperature and it can maintain it to it. The process tube 14 formed by high grade quartz or silicon carbide (SiC) is formed in the inside of the furnace body 12.

[0004]The boat receptacle 18 is formed in the center section of the base 16 covered with the process tube 14, and the wafer boat 20 of the shape of a vertical mold rack formed from SiC, quartz, etc. on this boat receptacle 18 is arranged. And many silicon wafers 22 for

forming half-^{**} devices, such as large scale integration circuit (LSI), in the sliding direction of the wafer boat 20 make the proper interval have opened and held. The wafer holder 24 is inserted in the slot 26 of the wafer boat 20, and, specifically, the silicon wafer 22 is held, after being laid in the wafer holder 24, as shown in drawing 17. As for the wafer holder 24, the wafer holder made from SiC of the disk type or the doughnut stencil is used. While having allocated the gas introducing pipe 28 for introducing reactant gas in a furnace, the pyrometer tube 30 having the thermo couple which measures the degree of furnace temperature is formed in the flank of the wafer boat 20.

[0005]As for CVD system 10 constituted in this way, many silicon wafers 22 are arranged in a furnace via the wafer boat 20. And while decompressing the inside of a furnace to 100 or less Torr, it heats, for example to an 800-1200 ^{**} elevated temperature, Reactive gas (material gas), such as SiCl_4 , is introduced in a furnace with carrier gas, such as H_2 , via the gas introducing pipe 28, and formation of a polycrystalline silicon film (polysilicon film) or silicon oxide (SiO_2), etc. are performed on the surface of the silicon wafer 22.

[0006]By the way, in such CVD system 10, it is difficult to change a flow, temperature, etc. of gas into a uniform state within [whole] a furnace. Then, to each vertical section of the wafer boat 20, several wafers called the silicon wafer 22 and the dummy wafer 32 of identical shape for the purpose of holding the flow of the gas in a furnace and the homogeneity of temperature etc. are arranged from the former. In order to investigate [the state of the particle adhering to the silicon wafer 22, and] whether predetermined thickness is formed in the silicon wafer 22, in the proper position, the sliding direction of the wafer boat 20 was made intermingled with the silicon wafer 22, and two or more monitor wafers 34 are arranged in it. Said wafer holder 24 has used conventionally that whose thickness formed with a silicon single crystal or high grade quartz is about 0.2-5 mm.

[0007]

[Problem(s) to be Solved by the Invention]However, modification of the silicon wafer by an elevated temperature itself and a wafer boat when heat-treating a silicon wafer with a vertical mold CVD system as mentioned above, Or according to the difference with the coefficient of thermal expansion of a silicon wafer and a wafer boat, relative displacement arose between the silicon wafer and the wafer holder, and the slip as a crystal defect resulting from this has occurred in the silicon wafer. In order to prevent this, some wafer holders holding a silicon wafer have been considered, but the perfect thing is obtained from modification of the wafer holder itself, construction material, calorific capacity, etc. by neither. Although what is necessary is just to thicken thickness in order to prevent modification of a wafer holder, it is difficult for the processing number of sheets of a silicon wafer to decrease, and for there to be a problem that productivity falls, and to merely thicken thickness only. The caliber of the silicon wafer followed on becoming large to 12 inches from 8 inches, and generating of the slip has increased. moreover -- the inside of heat treatment of a silicon wafer -- especially -- a well -- in diffusion or SIMOX annealing,

generating of the slip as a crystal defect of a silicon wafer poses a big problem, and development of the wafer holder which can solve this is expected.

[0008]This invention was made in order to cancel the fault of said conventional technology, it lessens modification of the electrode holder for wafer processings itself, and aims to let generating of a slip of a silicon wafer provide few wafer holders for the vertical molds CVD.

[0009]This invention manufactures a wafer holder with high rigidity and high heat resistance by the product made from CVD-SiC, and lessens generating of a slip, and an object of this invention is to provide the wafer holder for the vertical molds CVD with sufficient productivity.

[0010]

[Means for Solving the Problem]In order to attain the above-mentioned purpose, a wafer holder for the vertical molds CVD concerning this invention, It is used by manufacture of a semiconductor device and has composition which provided a convex shape rib which prevents modification of a wafer holder to the wafer installation-side in a wafer holder for the vertical molds CVD which holds two or more wafers in parallel horizontally, and inserts them in a CVD system.

[0011]A rib is good to form with circular shape, polygonal shape, radial shape, the shape of a lattice type, or such combination shape. To provide a ratio of the distance:periphery of a position of a core and a rib of a wafer and distance of a position of a rib in 7:3 has a good position of a rib holding a wafer. It is good to form a wafer holder which has a rib of a film made from CVD-SiC of prescribed thickness.

[0012]

[Function]this invention formed like the above -- a wafer holder -- the wafer holder of the conventional disc shape -- in addition, the rib which combined the concentric circle shape, the radial shape, the shape of a lattice type, or these which change few is provided. By this, modification of a wafer holder is lessened, relative displacement of a wafer and a wafer holder is lessened under a high temperature state, and generating of the slip generated to a wafer is lessened. It becomes possible to acquire a better support state by adjusting the contact position of a silicon wafer and a rib, width, area, etc., and generating of the slip generated to a wafer is lessened. It becomes possible to acquire better heating and a cooling state by adjusting the construction material of a wafer holder, calorific capacity and the contact position of a rib, width, area, etc., and generating of the slip generated to a wafer is lessened.

[0013]Distance of the position of the core and rib of a wafer which is a position with few slides between the ribs which the position of the rib holding a wafer contacts and holds to a wafer : The slide between a wafer and a rib decreases more by providing in the position of the ratio 7:3 of a periphery and the distance of the position of a rib, The slip generated to a wafer can be prevented.

[0014]The electrode holder of high rigidity and high heat resistance is obtained because the wafer holder which has a rib manufactures by the film made from CVD-SiC of prescribed

thickness. Decreasing the processing number of sheets of a silicon wafer of it is lost, and its productivity improves with reduction of a defective fraction while it can reduce the whole weight, since the wafer holder formed of the film made from CVD-SiC which has a rib is made with a light weight and thin meat. The wafer holder by the film made from CVD-SiC is a material excellent in heat conduction.

The thick jam can adjust the whole calorific capacity and can lessen modification by calorific capacity.

[0015]

[Embodiment of the Invention]The desirable embodiment of the wafer holder for the vertical molds CVD concerning this invention is described in detail according to an accompanying drawing. Identical codes are given to the former and a same part, and explanation is omitted.

[0016]The top view and drawing 2 in which the wafer holder 40 for the 1st vertical mold CVD which drawing 1 requires for a 1st embodiment of this invention was shown are a side sectional view. In drawing 1 or drawing 2, the periphery Sd is formed with disc shape, and between core Po and the periphery Sd, it is a concentric circle centering on core Po, and, as for the wafer holder 40 (henceforth the 1st vertical mold electrode holder 40) for the 1st vertical mold CVD, the heights rib 42 of the heights shape which has the predetermined width Bd is formed. As for this heights rib 42, two or more (a graphic display four pieces) the 1st round form heights 44, 2nd round form heights 46, 3rd round form heights 48, and 4th round form heights 50 are formed, for example. The plane mounting surface 52 is formed in the upper surface of these 1st round form heights 44, the 2nd round form heights 46, the 3rd round form heights 48, and the 4th round form heights 50 at the silicon wafer 22 installation-side. The number (a graphic display four pieces) and the heights width Bd of the heights rib 42 are made as [provide / according to the caliber of the silicon wafer 22]. This 1st vertical mold electrode holder 40 is attaining the weight saving while improving rigidity by forming the heights rib 42. By improving rigidity, modification is prevented and the 1st vertical mold electrode holder 40 decreases the relative displacement between the silicon wafers 22. Thereby, the crack of the slip which produces the silicon wafer 22 on the surface adjacent to the mounting surface 52 is prevented. By attaining a weight saving, the 1st vertical mold electrode holder 40 makes the processing number of sheets of the silicon wafer 22 increase, and is improving productivity.

[0017]The display flatness of the mounting surface 52 in which the silicon wafer 22 of the 1st vertical mold electrode holder 40 is laid in the above, Namely, the height ha of the bottom Ug to the 1st round form heights 44, height hb of the 2nd round form heights 46, If difference helium of the height of the minimum of the height hc of the 3rd round form heights 48 and the height hd of the 4th round form heights 50 and the maximum shall be 0.2 mm or less, its relative displacement decreases and it can prevent generating of a slip. If the thickness of the 1st vertical mold electrode holder 40 shall be 0.7 mm or more, its

modification will decrease, its relative displacement with a wafer decreases, and it can prevent generating of a slip. Rigidity may come it strong to become so that the thickness of this 1st vertical mold electrode holder 40 is thick, but since the processing number of sheets of the silicon wafer 22 decreases and productivity falls, about 5 mm is suitable as a maximum. Also in following embodiments, it is the same.

[0018]Drawing 3 shows the side sectional view of other 1st vertical mold electrode holders 41 concerning a 1st embodiment. In the 1st vertical mold electrode holder 40 of a 1st embodiment, the mounting surface 52 of the 1st round form heights 44 of the side which lays the silicon wafer 22, the 2nd round form heights 46, the 3rd round form heights 48, and the 4th round form heights 50 has the same flat surface.

[0019]On the other hand, in other 1st vertical mold electrode holders 41, the level difference Ga is formed in the mounting surface 52 of the 1st round form heights 44 of the side which lays the silicon wafer 22, the 2nd round form heights 46, the 3rd round form heights 48, and the 4th round form heights 50. For example, only the 1st mounting surface 48a of the 3rd round form heights 48 is formed more highly than each upper surface 44a, 46a, and 50a of other 1st round form heights 44, the 2nd round form heights 46, and the 4th round form heights 50, and makes the level difference Ga the 1st mounting surface 48a of the silicon wafer 22. At this time, distance Ru of the periphery Sd and the 1st mounting surface 48a of the 3rd round form heights 48 is made to form the 1st mounting surface 48a of the 3rd round form heights 48 in the position of 7:3 ($R_i:R_u=7:3$) to the distance Ri of core Po and the 1st mounting surface 48a of the 3rd round form heights 48. By this by changing few by other 1st vertical mold electrode holders 41 increasing rigidity by each round form convexes 44, 46, 48, and 50 of a rib, and setting the 1st mounting surface 48a to $R_i:R_u=7:3$, While deformation lays the silicon wafer 22 in little fixed position and increases the stability of the maintenance at the time of installation, it holds in a position with little relative displacement, Under a high temperature state, relative displacement of the silicon wafer 22 and other 1st vertical mold electrode holders 41 is lessened, and generating of the slip generated in the silicon wafer 22 is made to decrease further. In the above-mentioned embodiment, although the heights rib 42 was formed with annulus ring shape, triangular shape, quadrangular shape, or polygonal shape may be sufficient concentrically focusing on core Po.

[0020]The top view and drawing 5 in which the wafer holder 40A for the 2nd vertical mold CVD which drawing 4 requires for a 2nd embodiment of this invention was shown are a side sectional view (A-Po-A sectional view of drawing 4). In drawing 4 or drawing 5, the periphery Sd of the wafer holder 40A (henceforth the 2nd vertical mold electrode holder 40A) for the 2nd vertical mold CVD is disc shape.

And the heights rib 60 of the radial shape which turns core Po to the periphery Sd radiately as a center between core Po and the periphery Sd, and has the predetermined width Bd is formed.

the heights rib 60 of this radial shape -- the -- the [the 1 radiate heights 62 and] -- the [the

2 radiate heights 64 and] -- 3 radiate heights 66 -- two or more (a graphic display six pieces) -- it is provided in the equivalent position on the circumference by plane view. the [this] -- the [the 1 radiate heights 62 and] -- the [the 2 radiate heights 64 and] -- the mounting surface 68 of 3 radiate heights 66 -- in which the upper surface lays the silicon wafer 22 is formed. The aforementioned number (a graphic display six pieces) and the radiate heights width Bd of the radiate heights rib 60 are made as [provide / according to the caliber of the silicon wafer 22]. In a graphic display, although the radiate heights width Bd is drawn by the fixed width Bd, it may make not fixed width but the tip part Va narrower than the root part Vb, or it may make the tip part Va larger than the root part Vb on the contrary.

[0021]This 2nd vertical mold electrode holder 40A is attaining the weight saving while improving rigidity by forming the radiate heights rib 60 like the 1st vertical mold electrode holder 40. By the 2nd vertical mold electrode holder's 40A preventing modification by improving rigidity like the aforementioned 1st vertical mold electrode holder 40, and lessening relative displacement between the silicon wafers 22, preventing generating of a slip, and attaining a weight saving, The processing number of sheets of the silicon wafer 22 is made to increase, and productivity is improved.

[0022]Drawing 6 shows the side sectional view of other 2nd vertical mold electrode holders 41A concerning a 2nd embodiment. the [of the side which lays the silicon wafer 22 in the 2nd vertical mold electrode holder 40A of a 2nd embodiment] -- the [the 1 radiate heights 62 and] -- the [the 2 radiate heights 64 and] -- The 3 radiate heights 66 -- the mounting surface 68 has the same flat surface.

[0023]the [on the other hand, / of the side which lays the silicon wafer 22 in other 2nd vertical mold electrode holders 41A] -- the [the 1 radiate heights 62 and] -- the [the 2 radiate heights 64 and] -- The 3 radiate heights 66 -- as shown in the two-dot chain line part (slash part Wa) of drawing 6, the level difference Ga is provided in the mounting surface 68a. Although the periphery Ma shown by the graphic display of this level difference Ga and inner circumference are good also as the mounting surface 68a which has the heights circle width Mb in annulus ring shape by the same mind focusing on core Po and are not illustrated, a straight line may be sufficient as them. At this time, distance Ru of the periphery Sd and the level difference Ga is made to form the level difference Ga of the mounting surface 68a in the position of 7:3 ($R_i:R_u=7:3$) to the distance Ri of core Po and the level difference Ga. It changes few like other 1st vertical mold electrode holders 41 by this by other 2nd vertical mold electrode holders 41A increasing rigidity by each radiate convexes 62, 64, and 66 and --, By setting the level difference Ga of the mounting surface 68a to $R_i:R_u=7:3$, While deformation lays the silicon wafer 22 in little fixed position and increases the stability of the maintenance at the time of installation, it holds in a position with little relative displacement, Under a high temperature state, relative displacement of the silicon wafer 22 and other 2nd vertical mold electrode holders 41A is lessened, and generating of the slip generated in the silicon wafer 22 is made to decrease further.

[0024]The top view and drawing 8 in which the wafer holder 40B for the 3rd vertical mold CVD which drawing 7 requires for a 3rd embodiment of this invention was shown are a side sectional view (B-C-B sectional view of drawing 7). In drawing 7 or drawing 8, the periphery Sd of the wafer holder 40B for the 3rd vertical mold CVD is disc shape.

The lattice-like heights rib 70 72, for example, 1st lattice-like heights, the 2nd lattice-like heights 74, the 3rd lattice-like heights 76, the 4th lattice-like heights 78, and -- are provided in the inside of disc shape with symmetrical shape focusing on core Po.

These 1st lattice-like heights 72, the 2nd lattice-like heights 74, the 3rd lattice-like heights 76, the 4th lattice-like heights 78, and the mounting surface 80 of -- in which the upper surface lays the silicon wafer 22 are formed at the same flat surface. The number (a graphic display four pieces) of this lattice-like heights rib 70 and the lattice-like heights width Bd are made as [provide / according to the caliber of the silicon wafer 22 to lay]. At this time, the lattice-like heights width Bd is set as fixed width.

[0025]This 3rd vertical mold electrode holder 40B is attaining the weight saving while improving rigidity by forming the lattice-like heights rib 70 like the 1st vertical mold electrode holder 40 or the 2nd vertical mold electrode holder 40A. The lattice-like heights rib 70 of the 3rd vertical mold electrode holder 40B, Like the above, by improving rigidity, the processing number of sheets of the silicon wafer 22 is made to increase, and productivity is improved by preventing modification, lessening relative displacement between the silicon wafers 22, preventing generating of a slip, and attaining a weight saving.

[0026]The top view of other 3rd vertical mold electrode holders 41B which require drawing 9 for a 3rd embodiment, and drawing 10 show a side sectional view (D-E-D sectional view of drawing 9). In the 3rd vertical mold electrode holder 40B of a 3rd embodiment, the lattice-like heights rib 70 72 of the side which lays the silicon wafer 22, i.e., 1st lattice-like heights, the 2nd lattice-like heights 74, the 3rd lattice-like heights 76, the 4th lattice-like heights 78, and the mounting surface 80 of -- have the same flat surface.

[0027]On the other hand, in other 3rd vertical mold electrode holders 41B, as shown in the slash part Va of drawing 9, the level difference Ga is provided in the 1st lattice-like heights 72 of the side which lays the silicon wafer 22, the 2nd lattice-like heights 74, the 3rd lattice-like heights 76, the 4th lattice-like heights 78, and the mounting surface 80a of --. It is provided in an object position focusing on core Po, and the level difference Ga of this slash part Va is *****. At this time, distance Ru of the periphery Sd and the level difference Ga is made to form the centroids-of-areas position Ko of the slash part Va in the position of 7:3 ($R_i:R_u=7:3$) to the distance R_i of core Po and the level difference Ga. Detailed explanation is omitted although the same effect as other 1st vertical mold electrode holders 41 and other 2nd vertical mold electrode holders 41A is acquired by this.

[0028]The top view and drawing 11 in which the wafer holder 40C for the 4th vertical mold CVD which drawing 11 and drawing 12 require for a 4th embodiment of this invention was shown are a side sectional view (F-Po-F sectional view of drawing 11). In drawing 11 or drawing 12, the wafer holder 40C (henceforth the 4th vertical mold electrode holder 40C)

for the 4th vertical mold CVD combines a 1st embodiment and a 2nd embodiment. The 4th vertical mold electrode holder 40C is formed with disc shape.

The heights rib 42 of the 1st round form heights 44 of concentric circle shape, the 2nd round form heights 46, and the 3rd round form heights 48 is formed focusing on core Po which is a 1st embodiment.

moreover -- turning to the periphery Sd radiately core Po which is a 2nd embodiment as a center -- the -- the [the 1 radiate heights 62 and] -- the [the 2 radiate heights 64 and] -- The 3 radiate heights 66 -- the heights rib 60 of radial shape is formed. The mounting surface 84 in which the silicon wafer 22 is laid is formed in the upper surface of the heights rib 42 and the heights rib 60 of radial shape at the same flat surface. Since rigidity is further improved by providing a heights rib like said 1st embodiment and a 2nd embodiment by this, modification decreases, and generating of the slip is lessened further.

[0029]The top view of other 4th vertical mold electrode holders 41C which require drawing 13 for a 4th embodiment, and drawing 14 show a side sectional view (G-Po-G sectional view of drawing 13). The mounting surface 84 where the 4th vertical mold electrode holder 41 of drawing 11 lays the silicon wafer 22 in the upper surface of the heights rib 42 and the heights rib 60 of radial shape is formed at the same flat surface.

[0030]On the other hand, in other 4th vertical mold electrode holders 41C, the mounting surface 84a of the level difference Ga is established so that the heights rib 42 of the 3rd round form heights 48 may lay the silicon wafer 22. this mounting surface 84a -- the [the field 44 of the others / rib / 42 / of the 3rd round form heights 48 / heights / in the perimeter, i.e., the 1st round form heights, the 2nd round form heights 46, and] -- the [the 1 radiate heights 62 and] -- the [the 2 radiate heights 64 and] -- 3 radiate heights 66 -- is higher than the heights rib 60 of radial shape, and it is formed. Distance Ru of the periphery Sd and the level difference Ga is made to form the position of the level difference Ga of the 3rd round form heights 48 which are annulus ring shape in the position of 7:3 ($R_i:R_u=7:3$) to the distance Ri of core Po and the level difference Ga like a 1st embodiment. Thereby, the same effect as an embodiment besides the above is acquired.

[0031]In the above-mentioned example, as shown in the side sectional view of drawing 10, and the top view of drawing 11, the annulus ring-shaped level difference Ga may be formed so that the 2nd round form heights 44 of the side which lays the silicon wafer 22 may become the highest. Thereby, distance Ru of the periphery Sd and the level difference Ga is made to form the annulus ring-shaped level difference Ga in the position of 7:3 ($R_i:R_u=7:3$) to the distance Ri of core Po and the level difference Ga like a 1st embodiment. By this, like said 1st embodiment and a 2nd embodiment, at the time of installation of the silicon wafer 22, while increasing the stability of maintenance, it holds in a position with little relative displacement, Under the high temperature state, relative displacement of the silicon wafer 22 and the 4th vertical mold electrode holder 40C was lessened, and generating of the slip generated in the silicon wafer 22 is prevented.

[0032]In the above-mentioned example, although explained using the combination of a 1st

embodiment and a 2nd embodiment, a 1st embodiment, a 3rd embodiment, or a 2nd embodiment and a 3rd embodiment may be combined.

[0033]Drawing 15 is a side sectional view showing the wafer holder 40D for the 4th vertical mold CVD concerning a 5th embodiment of this invention. In drawing 15, the wafer holder 40D (henceforth the 4th vertical mold electrode holder 40D) for the 5th vertical mold CVD is a side view in which showing an example manufactured only by the film made from CVD-SiC, and showing the example of a 1st embodiment.

[0034]The 4th vertical mold electrode holder 40D first manufactures the electrode-holder shape graphite substrate 90 (henceforth the graphite substrate 90) of the prescribed dimension which consists of high purity graphite. Next, as shown in drawing 16, after carrying in to the low pressure CVD system which does not illustrate the graphite substrate 90 and decompressing the inside of a CVD system (inside of a furnace) to 100 or less Torr, the inside of a furnace is heated and held at 1000-1600 **. And SiCl_4 and CH_4 which are material gas are respectively supplied 5 to 20% by volume % in a furnace with hydrogen gas (H_2) which is carrier gas, a vacuum CVD method -- the surface of the graphite substrate 90 -- the silicon carbide film 92 -- predetermined thickness Th -- for example, it vapor-deposits about 0.5-1.5 mm, and membranes are formed.

[0035]If the tunic of the silicon carbide film 92 is carried out, the graphite substrate 90 will be taken out from a furnace. Next, oxygen is supplied, the graphite substrate 90 in the state where the tunic was carried out with the silicon carbide film 92 is put into a 900-1400 ** furnace, oxidation combustion of the graphite substrate 90 is carried out by the oxidation hole 94, it is removed, and as shown in drawing 15, the 4th vertical mold electrode holder 40D of only the film made from CVD-SiC is obtained.

[0036]Detailed explanation is omitted although a 1st aforementioned embodiment explained the appearance shape of only the film made from CVD-SiC, and other 2nd embodiment thru/or 4th embodiment can also be performed similarly.

[0037]

[Effect of the Invention]As explained above, according to this invention, a wafer holder, Since the rib which changes few at the upper surface of a wafer holder is provided and the wafer is laid in the upper surface of this rib, also under a high temperature state, the relative displacement of a wafer and a wafer holder decreases, generating of a slip is lost, generating of the crystal defect of a wafer is prevented, and the defective fraction of a wafer is reduced. It becomes possible to acquire a better support state by adjusting the contact position of a silicon wafer and a rib, width, area, etc., and generating of the slip generated to a wafer can be prevented. It becomes possible to acquire better heating and a cooling state by adjusting the construction material of a wafer holder, calorific capacity and the contact position of a rib, width, area, etc., and the defective fraction by the slip generated to a wafer is reduced.

[0038]Distance of the position of the core and rib of a wafer which is a position with few

slides between the ribs which the position of the rib holding a wafer contacts and holds to a wafer : The slide between a wafer and a rib decreases by providing in the position of the ratio 7:3 of a periphery and the distance of the position of a rib, Cracks, such as a slip, can be prevented more to a wafer and the defective fraction by slip is reduced further.

[0039]A wafer holder is manufacturing only by the film made from CVD-SiC, since the electrode holder of high rigidity and high heat resistance is obtained, since it is made on a light weight and thin meat, can reduce the whole weight, and can do many processing number of sheets of a silicon wafer. Since modification by the whole calorific capacity can be lessened for a material excellent in heat conduction while modification decreases, since it is formed of high rigidity, a defective fraction decreases and productivity improves. especially -- the caliber of 12 inches, or a well -- in diffusion or SIMOX annealing, the big effect to reduction of a defective fraction is acquired.

[Translation done.]

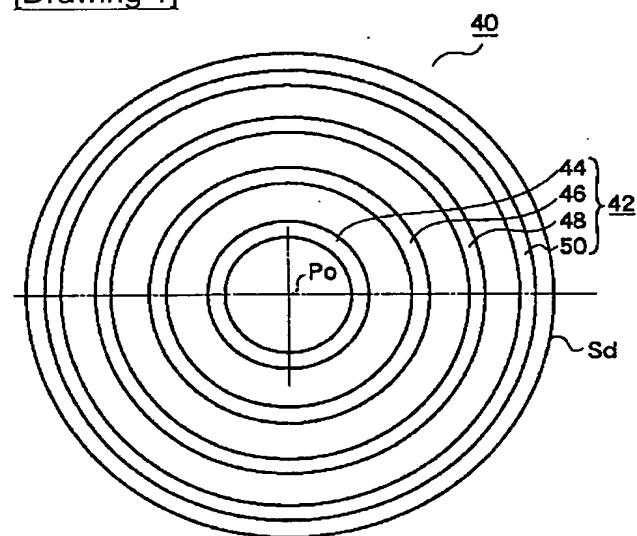
* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

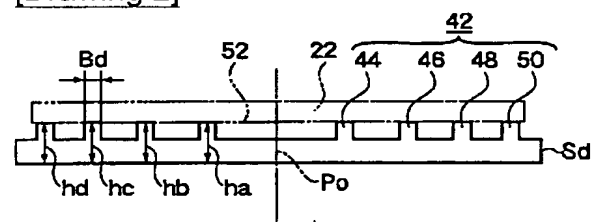
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

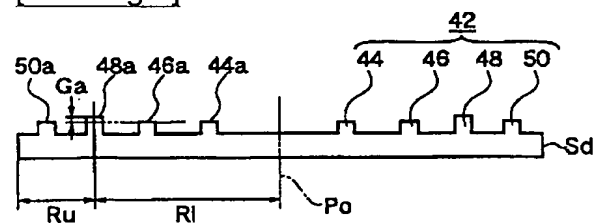
[Drawing 1]



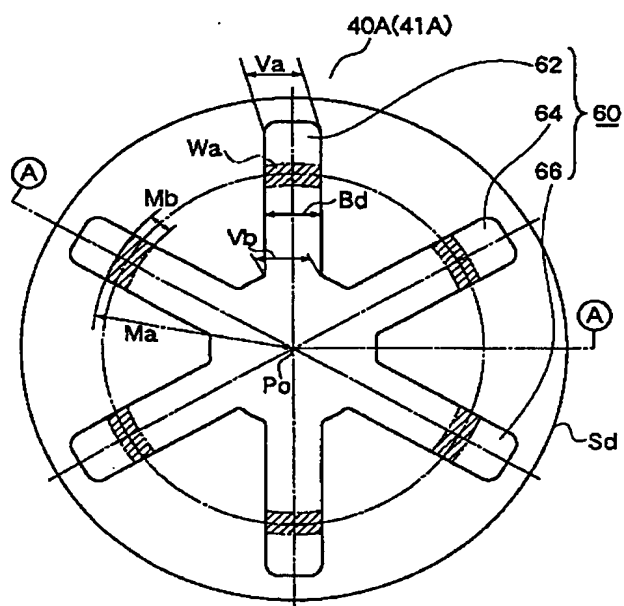
[Drawing 2]



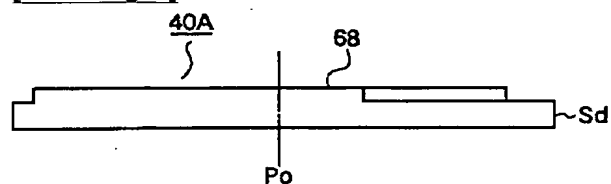
[Drawing 3]



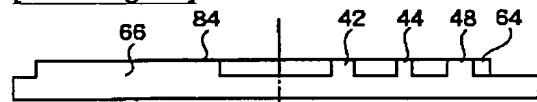
[Drawing 4]



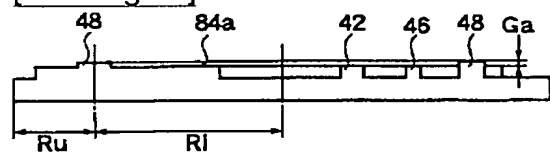
[Drawing 5]



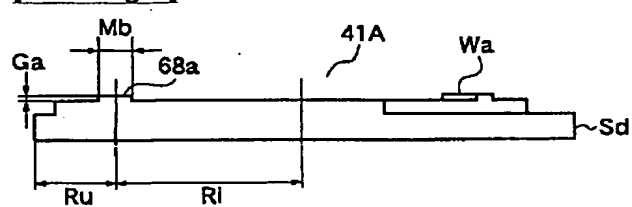
[Drawing 12]



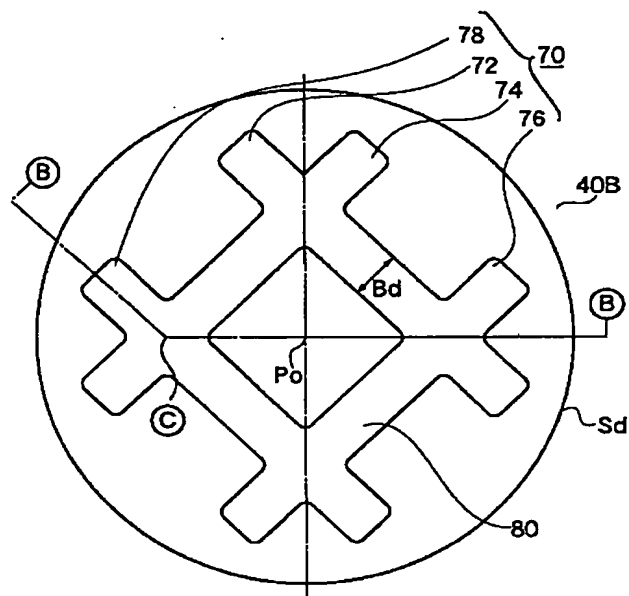
[Drawing 14]



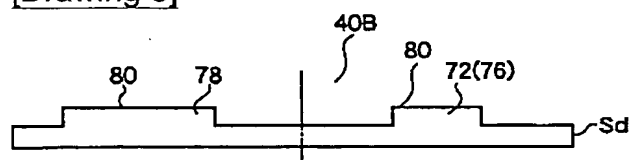
[Drawing 6]



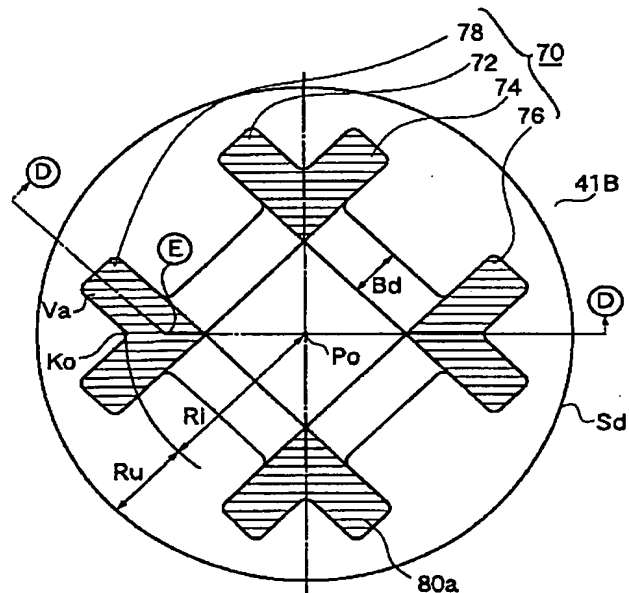
[Drawing 7]



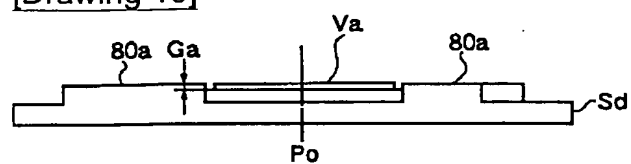
[Drawing 8]



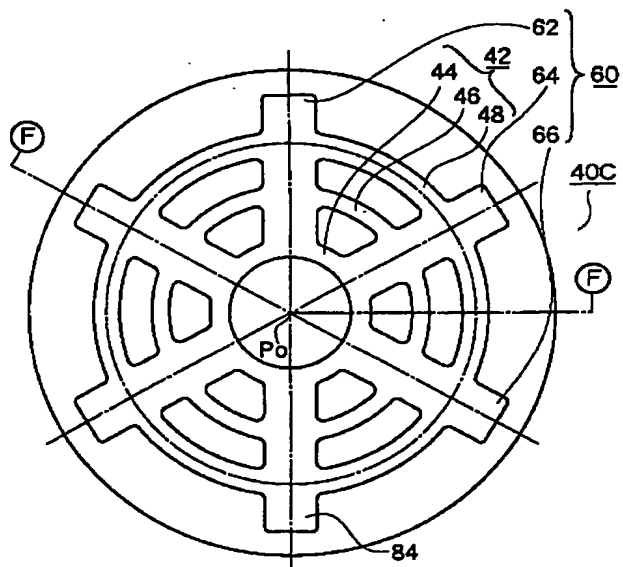
[Drawing 9]



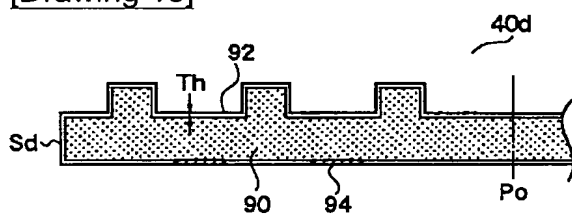
[Drawing 10]



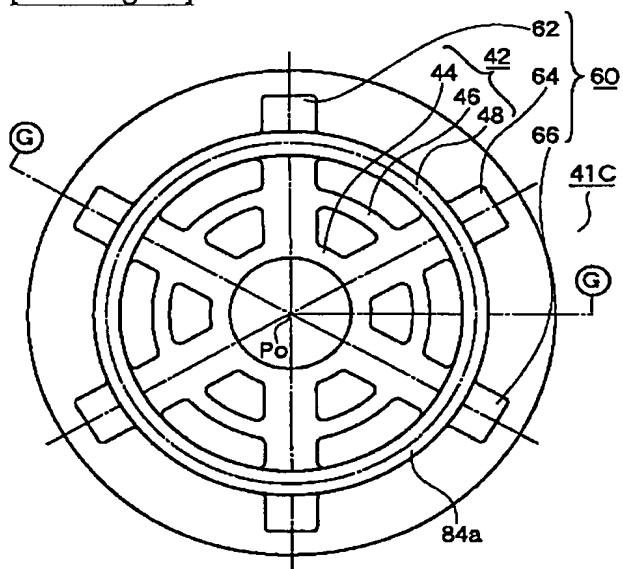
[Drawing 11]



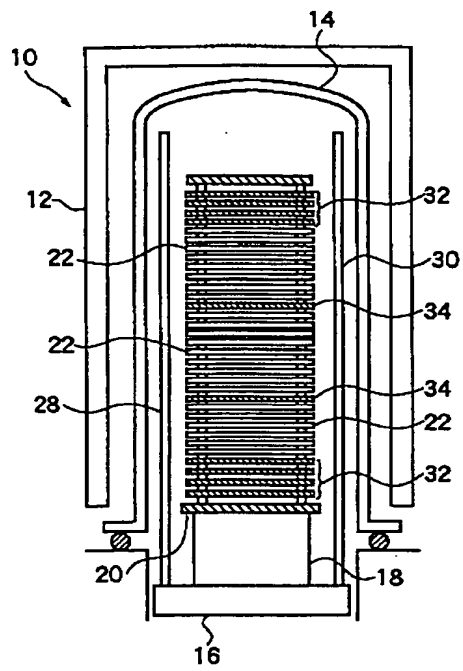
[Drawing 15]



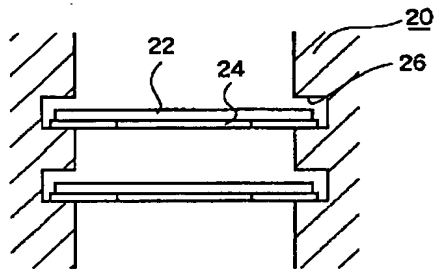
[Drawing 13]



[Drawing 16]



[Drawing 17]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2002-33284
(P2002-33284A)

(43) 公開日 平成14年1月31日 (2002.1.31)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 L 21/205		H 0 1 L 21/205	4 K 0 3 0
C 2 3 C 16/458		C 2 3 C 16/458	5 F 0 3 1
H 0 1 L 21/31		H 0 1 L 21/31	F 5 F 0 4 5
21/68		21/68	N

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2000-214348 (P2000-214348)

(22) 出願日 平成12年7月14日 (2000.7.14)

(71) 出願人 000005902

三井造船株式会社

東京都中央区築地5丁目6番4号

(71) 出願人 596122696

株式会社アドマップ

岡山県玉野市玉原三丁目16番2号

(72) 発明者 川本 聡

岡山県玉野市玉原3-16-2 株式会社アドマップ内

(74) 代理人 100091306

弁理士 村上 友一 (外1名)

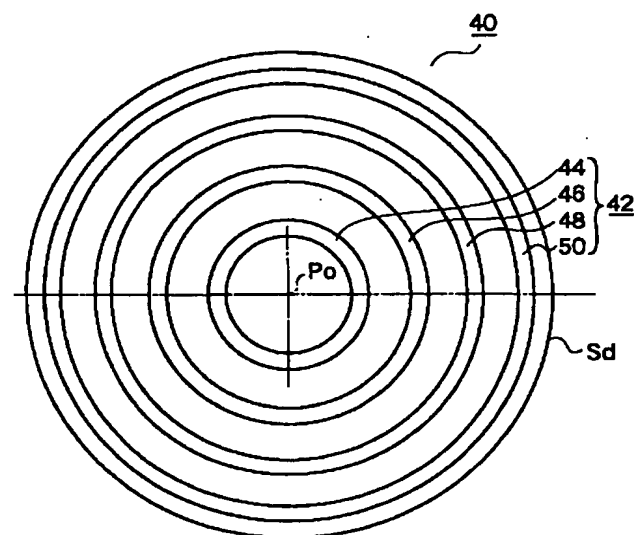
最終頁に続く

(54) 【発明の名称】 縦型CVD用ウェハホルダー

(57) 【要約】

【課題】 ウェハ処理用ホルダー自身の変形を少なくし、シリコンウェハのスリップの発生が少ない縦型CVD用ウェハホルダーを提供する。また、本発明は、ウェハホルダーをCVD-SiC製で高剛性、高耐熱性で製作してスリップの発生を少なくし、生産性の良い縦型CVD用ウェハホルダーを提供する。を提供する。

【解決手段】 半導体デバイスの製造で使用し、複数のウェハを水平方向に並列に保持してCVD装置に挿入する縦型CVD用ウェハホルダーである。縦型CVD用ウェハホルダーは、ウェハホルダーの上面にウェハホルダーの変形を防止し、ウェハを水平に保持するリブを設けた構造としている。



【特許請求の範囲】

【請求項1】 半導体デバイスの製造で使用し、複数のウェハを水平方向に並列に保持してCVD装置に挿入する縦型CVD用ウェハホルダーにおいて、ウェハの載置側にウェハホルダーの変形を防止する凸型リブを設けたことを特徴とする縦型CVD用ウェハホルダー。

【請求項2】 請求項1記載の縦型CVD用ウェハホルダーにおいて、リブは円形形状、多角形状、放射形状、格子形状、あるいは、これらの組み合わせ形状により形成されることを特徴とする縦型CVD用ウェハホルダー。

【請求項3】 請求項1あるいは請求項2記載の縦型CVD用ウェハホルダーにおいて、ウェハを保持するリブの位置が、ウェハの芯とリブの位置の距離：外周とリブの位置の距離との比率が7：3に設けられていることを特徴とする縦型CVD用ウェハホルダー。

【請求項4】 請求項1乃至請求項3記載の縦型CVD用ウェハホルダーにおいて、リブを有するウェハホルダーが所定厚さのCVD-SiC製の膜により形成されていることを特徴とする縦型CVD用ウェハホルダー。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体デバイスの製造工程でウェハを処理するのに使用し、ウェハを載置するとともに、ウェハポートで保持される好適な縦型CVD用ウェハホルダーに関する。

【0002】

【従来の技術】シリコン単結晶を基板とする半導体デバイスは、シリコン基板（シリコンウェハ）の表面に酸化膜を形成する酸化工程や不純物を拡散する拡散工程、さらには減圧下で窒化ケイ素膜、多結晶シリコン膜（ポリシリコン膜）などを形成する減圧CVD（LPCVD）工程等を経て、シリコンウェハ上に微細な回路が形成される。これらの工程には、拡散装置、LPCVD装置などと呼ばれる半導体製造装置が使用される。そして、これらの装置は、いずれも複数のシリコンウェハを炉内に挿入し、シリコンウェハ本体を高温に加熱する炉体部分と、反応性ガスを炉内に供給するガス導入部、排気部などからなっており、多数枚のシリコンウェハを同時処理（バッチ処理）できるようになっている。図16は、縦型LPCVD装置の一例を示したものである。

【0003】図16において、CVD装置10は、炉本体12の内周面に図示しないヒータが配設してあって内部を高温に加熱、維持できるようになっているとともに、図示しない真空ポンプに接続してあり、内部を10 Torr以下に減圧できるようにしてある。また、炉本体12の内部には、高純度石英や炭化ケイ素（SiC）によって形成したプロセスチューブ14が設けてある。

【0004】プロセスチューブ14によって覆われるベース16の中央部には、ポート受け18が設けてあ

て、このポート受け18上にSiCや石英などから形成した縦型ラック状のウェハポート20が配置してある。そして、ウェハポート20の上下方向には、大規模集積回路（LSI）などの半導体デバイスを形成するための多数のシリコンウェハ22が適宜の間隔をあけて保持させてある。具体的には、シリコンウェハ22は、図17に示すように、ウェハホルダー24に載置された後に、ウェハホルダー24がウェハポート20の溝26に挿入されて保持されている。ウェハホルダー24は、円板型あるいはドーナツ板型のSiC製ウェハホルダーが用いられている。また、ウェハポート20の側部には、反応ガスを炉内に導入するためのガス導入管28が配設してあるとともに、炉内温度を測定する熱電対を内蔵した熱電対保護管30が設けてある。

【0005】このように構成したCVD装置10は、ウェハポート20を介して多数のシリコンウェハ22が炉内に配置される。そして、炉内を100 Torr以下に減圧するとともに、例えば800～1200℃の高温に加熱し、ガス導入管28を介してH₂などのキャリアガスとともにSiCl₄などの反応性ガス（原料ガス）を炉内に導入し、シリコンウェハ22の表面に多結晶シリコン膜（ポリシリコン膜）やシリコン酸化膜（SiO₂）の形成などが行われる。

【0006】ところで、このようなCVD装置10においては、炉内の全体でガスの流れや温度等を均一な状態にすることは困難である。そこで、従来からウェハポート20の上下部には、炉内のガスの流れや温度の均一性を保持すること等を目的として、シリコンウェハ22と同一形状のダミーウェハ32と称するウェハを数枚ずつ配置している。また、ウェハポート20の上下方向には、シリコンウェハ22に付着するパーティクルの状態や、シリコンウェハ22に所定の膜厚が形成されているかを調べるために、適宜の位置に複数枚のモニタウェハ34をシリコンウェハ22と混在させて配置している。前記ウェハホルダー24は、従来、シリコン単結晶や高純度石英によって形成した厚さが0.2～5mm程度のものを使用してきた。

【0007】

【発明が解決しようとする課題】しかしながら、シリコンウェハは、前記のように、縦型CVD装置で熱処理する場合、高温によるシリコンウェハ自身やウェハポートの変形、あるいは、シリコンウェハとウェハポートとの熱膨張率との差により、シリコンウェハとウェハホルダーとの間に相対移動が生じ、シリコンウェハにはこれに起因する結晶欠陥としてのスリップが発生している。これを防ぐため、シリコンウェハを保持するウェハホルダーがいくつか考えられてきたが、どれもウェハホルダー自身の変形や材質、熱容量等から完全なものが得られていない。また、ウェハホルダーの変形を防ぐために厚さを厚くすれば良いが、シリコンウェハの処理枚数が減少

10

20

30

40

50

して生産性が低下するという問題があり、ただ単に厚さを厚くすることは困難である。シリコンウェハの口径が8インチから12インチに大きくなるに伴って、スリップの発生が多くなっている。また、シリコンウェハの熱処理の中でも、特に、ウェル拡散やSIMOXアニールでは、シリコンウェハの結晶欠陥としてのスリップの発生が大きな問題となっており、これを解決できるウェハホルダーの開発が期待されている。

【0008】本発明は、前記従来技術の欠点を解消するためになされたもので、ウェハ処理用ホルダー自身の変形を少なくし、シリコンウェハのスリップの発生が少ない縦型CVD用ウェハホルダーを提供することを目的としている。

【0009】また、本発明は、ウェハホルダーをCVD-SiC製で高剛性、高耐熱性で製作してスリップの発生を少なくし、生産性の良い縦型CVD用ウェハホルダーを提供することを目的としている。

【0010】

【課題を解決するための手段】上記の目的を達成するために、本発明に係る縦型CVD用ウェハホルダーは、半導体デバイスの製造で使用し、複数のウェハを水平方向に並列に保持してCVD装置に挿入する縦型CVD用ウェハホルダーにおいて、ウェハの載置側にウェハホルダーの変形を防止する凸型リブを設けた構成としている。

【0011】また、リブは円形状、多角形状、放射形状、格子形状、あるいは、これらの組み合わせ形状により形成すると良い。また、ウェハを保持するリブの位置が、ウェハの芯とリブの位置の距離：外周とリブの位置の距離との比率が7：3に設けられていると良い。また、リブを有するウェハホルダーが所定厚さのCVD-SiC製の膜により形成されていると良い。

【0012】

【作用】上記のごとく形成した本発明は、ウェハホルダーは、従来の円板形状のウェハホルダーに加えて、変形を少なくする同心円形状、放射形状、格子形状、あるいはこれらを組み合わせたリブを設けている。これにより、ウェハホルダーの変形を少なくして、高温状態下においても、ウェハとウェハホルダーの相対移動を少なくし、ウェハに発生するスリップの発生を少なくしている。また、シリコンウェハとリブの接触位置、幅、面積等を調整することでより良い支持状態を得ることが可能となり、ウェハに発生するスリップの発生を少なくしている。また、ウェハホルダーの材質、熱容量とリブの接触位置、幅、面積等を調整することでより良い加熱、冷却状態を得ることが可能となり、ウェハに発生するスリップの発生を少なくしている。

【0013】ウェハを保持するリブの位置が、ウェハに接触して保持するリブとの間の滑りが少ない位置であるウェハの芯とリブの位置の距離：外周とリブの位置の距離との比率7：3の位置に設けることでウェハとリブと

の間の滑りがより少なくなり、ウェハに発生するスリップを防止することが出来る。

【0014】また、リブを有するウェハホルダーが所定厚さのCVD-SiC製の膜により製作することで、高剛性、高耐熱性のホルダーがえられる。また、リブを有するCVD-SiC製の膜により形成されるウェハホルダーは、軽量、薄肉でできることから、全体の重量を軽減できるとともに、シリコンウェハの処理枚数を減少することがなくなり、不良率の低減に伴い生産性が向上する。また、CVD-SiC製の膜によるウェハホルダーは、熱伝導に優れた材料であり、肉厚つまりは全体の熱容量を調整することができ、熱容量による変形を少なく出来る。

【0015】

【発明の実施の形態】本発明に係る縦型CVD用ウェハホルダーの好ましい実施の形態を添付図面に従って詳細に説明する。なお、従来と同一部品には同一符号を付して説明は省略する。

【0016】図1は、本発明の第1実施の形態に係る第1縦型CVD用ウェハホルダー40を示した平面図、図2は側面断面図である。図1あるいは図2において、第1縦型CVD用ウェハホルダー40（以下、第1縦型ホルダー40という）は、外周Sdが円板形状で形成され、かつ、芯Poと外周Sdとの間に芯Poを中心とする同心円で、所定の幅Bdを有する凸部形状の凸部リブ42が設けられている。この凸部リブ42は、例えば、第1円状凸部44、第2円状凸部46、第3円状凸部48、および第4円状凸部50の複数個（図示では4個）が設けられている。この第1円状凸部44、第2円状凸部46、第3円状凸部48、および第4円状凸部50の上面にはシリコンウェハ22を載置側に平面の載置面52が形成されている。また、凸部リブ42の個数（図示では4個）および凸部幅Bdはシリコンウェハ22の口径に合わせて設けられるようになされている。この第1縦型ホルダー40は、凸部リブ42を設けることにより、剛性を高めるとともに、軽量化を図っている。第1縦型ホルダー40は、剛性が高められることにより変形が防止され、シリコンウェハ22との間の相対移動を少なくなる。これにより、シリコンウェハ22は、載置面52に接する表面に生ずるスリップのキズが防止される。また、第1縦型ホルダー40は、軽量化が図られることにより、シリコンウェハ22の処理枚数を増加させ生産性を向上している。

【0017】上記において、第1縦型ホルダー40のシリコンウェハ22を載置する載置面52の平坦度、すなわち、底面Ugから第1円状凸部44の高さha、第2円状凸部46の高さhb、第3円状凸部48の高さhc、および第4円状凸部50の高さhdの最小値と最大値の高さの差Heは、0.2mm以下にすると相対移動が少なくなり、スリップの発生を防止することが出来

る。また、第1縦型ホルダー40の厚さは0.7mm以上にすると変形が少なくなり、ウェハとの相対移動が少なくなり、スリップの発生を防止することが出来る。この第1縦型ホルダー40の厚さは厚いほど剛性が強くなって良くなるが、シリコンウェハ22の処理枚数が少なくなり生産性が低下するため、上限として5mm程度が適当である。以下の実施形態においても同様である。

【0018】また、図3は、第1実施の形態に係る他の第1縦型ホルダー41の側面断面図を示す。第1実施の形態の第1縦型ホルダー40では、シリコンウェハ22

10 を載置する側の第1円状凸部44、第2円状凸部46、第3円状凸部48、および第4円状凸部50の載置面52は同一平面を有している。

【0019】これに対して、他の第1縦型ホルダー41では、シリコンウェハ22を載置する側の第1円状凸部44、第2円状凸部46、第3円状凸部48、および第4円状凸部50の載置面52には段差Gaを設けている。例えば、段差Gaは、第3円状凸部48の第1載置面48aのみが他の第1円状凸部44、第2円状凸部46、および第4円状凸部50のそれぞれの上面44a、46a、50aよりも高く形成されて、シリコンウェハ22の第1載置面48aとしている。このとき、第3円状凸部48の第1載置面48aは、芯Poと第3円状凸部48の第1載置面48aとの距離Riに対して外周Sdと第3円状凸部48の第1載置面48aとの距離Ruが、7:3 ($Ri:Ru=7:3$)の位置に形成されているようにしている。これにより、リブの各円状凸面44、46、48、50により他の第1縦型ホルダー41は剛性を増して変形を少なくし、また、第1載置面48aをRi:Ru=7:3にすることにより、変形量が少

40 ない一定の位置にシリコンウェハ22を載置して、載置時の保持の安定性を増すと同時に相対移動量の少ない位置で保持して、高温状態下においてもシリコンウェハ22と他の第1縦型ホルダー41の相対移動を少なくし、シリコンウェハ22に発生するスリップの発生を更に少なくなるようにしている。上記実施形態では、円環形状により凸部リブ42を形成したが、芯Poを中心として同心状に三角形状、四角形状、あるいは、多角形状でも良い。

【0020】図4は、本発明の第2実施の形態に係る第2縦型CVD用ウェハホルダー40Aを示した平面図、図5は側面断面図(図4のA-Po-A断面図)である。図4あるいは図5において、第2縦型CVD用ウェハホルダー40A(以下、第2縦型ホルダー40Aという)は、外周Sdは円板形状であり、かつ、芯Poと外周Sdとの間に芯Poを中心として放射状に外周Sdに向けて所定の幅Bdを有する放射形状の凸部リブ60が設けられている。この放射形状の凸部リブ60は、例えば、第1放射状凸部62、第2放射状凸部64、第3放射状凸部66…の複数列(図示では6個)が平面視で円

周上の均等位置に設けられている。この第1放射状凸部62、第2放射状凸部64、第3放射状凸部66…の上面はシリコンウェハ22を載置する載置面68が形成されている。また、前記の放射状凸部リブ60の個数(図示では6個)および放射状凸部幅Bdはシリコンウェハ22の口径に合わせて設けられるようになされている。放射状凸部幅Bdは、図示では一定の幅Bdで描いているが一定の幅でなく、先端部Vaを根元部Vbよりも狭くしても良く、あるいは、反対に先端部Vaを根元部Vbよりも広くしても良い。

【0021】この第2縦型ホルダー40Aは、第1縦型ホルダー40と同様に、放射状凸部リブ60を設けることにより剛性を高めるとともに、軽量化を図っている。第2縦型ホルダー40Aは、前記の第1縦型ホルダー40と同様に、剛性が高められることにより変形を防止し、シリコンウェハ22との間の相対移動を少なくしてスリップの発生を防止し、軽量化が図られることにより、シリコンウェハ22の処理枚数を増加させ生産性を向上している。

20 【0022】また、図6は、第2実施の形態に係る他の第2縦型ホルダー41Aの側面断面図を示す。第2実施の形態の第2縦型ホルダー40Aでは、シリコンウェハ22を載置する側の第1放射状凸部62、第2放射状凸部64、第3放射状凸部66…の載置面68は同一平面を有している。

30 【0023】これに対して、他の第2縦型ホルダー41Aでは、シリコンウェハ22を載置する側の第1放射状凸部62、第2放射状凸部64、第3放射状凸部66…の載置面68aには、図6の二点鎖線部(斜線部Wa)に示すように、段差Gaを設けている。この段差Gaの図示で示す外周Ma、および内周は、芯Poを中心として同心で円環形状に凸部円弧幅Mbを有する載置面68aとしても良く、また図示しないが直線でも良い。このとき、載置面68aの段差Gaは、芯Poと段差Gaとの距離Riに対して外周Sdと段差Gaとの距離Ruが、7:3 ($Ri:Ru=7:3$)の位置に形成されているようにしている。これにより、他の第1縦型ホルダー41と同様に、各放射状凸面62、64、66、…により他の第2縦型ホルダー41Aは剛性を増して変形を少なくし、また、載置面68aの段差GaをRi:Ru=7:3にすることにより、変形量が少

【0024】図7は、本発明の第3実施の形態に係る第3縦型CVD用ウェハホルダー40Bを示した平面図、図8は側面断面図(図7のB-C-B断面図)である。

図7あるいは図8において、第3縦型CVD用ウェハホルダー40Bは、外周Sdが円板形状であり、円板形状の内部には芯Poを中心として対称形状で格子状の凸部リブ70、例えば、第1格子状凸部72、第2格子状凸部74、第3格子状凸部76、第4格子状凸部78、…が設けられている。この第1格子状凸部72、第2格子状凸部74、第3格子状凸部76、第4格子状凸部78、…の上面はシリコンウェハ22を載置する載置面80が同一平面で形成されている。この格子状凸部リブ70の個数（図示では4個）および格子状凸部幅Bdは、

載置するシリコンウェハ22の口径に合わせて設けられるようになされている。このとき、格子状凸部幅Bdは一定の幅に設定されている。

【0025】この第3縦型ホルダー40Bは、第1縦型ホルダー40あるいは第2縦型ホルダー40Aと同様に、格子状凸部リブ70を設けることにより剛性を高めるとともに、軽量化を図っている。第3縦型ホルダー40Bの格子状凸部リブ70は、前記と同様に、剛性が高められることにより変形を防止し、シリコンウェハ22との間の相対移動を少なくしてスリップの発生を防止し、軽量化が図られることにより、シリコンウェハ22の処理枚数を増加させ生産性を向上している。

【0026】また、図9は第3実施の形態に係る他の第3縦型ホルダー41Bの平面図、図10は側面断面図（図9のD-E-D断面図）を示す。第3実施の形態の第3縦型ホルダー40Bでは、シリコンウェハ22を載置する側の格子状凸部リブ70、すなわち、第1格子状凸部72、第2格子状凸部74、第3格子状凸部76、第4格子状凸部78、…の載置面80は同一平面を有している。

【0027】これに対して、他の第3縦型ホルダー41Bでは、シリコンウェハ22を載置する側の第1格子状凸部72、第2格子状凸部74、第3格子状凸部76、第4格子状凸部78、…の載置面80aには、図9の斜線部Vaに示すように、段差Gaを設けている。この斜線部Vaの段差Gaは、芯Poを中心として対象位置に設けられ、ている。このとき、斜線部Vaの面積の重心位置Koは、芯Poと段差Gaとの距離Riに対して外周Sdと段差Gaとの距離Ruが、7:3（Ri:Ru=7:3）の位置に形成されているようにしている。これにより、他の第1縦型ホルダー41および他の第2縦型ホルダー41Aと同じ効果が得られるが詳細な説明は省略する。

【0028】図11および図12は、本発明の第4実施の形態に係る第4縦型CVD用ウェハホルダー40Cを示した平面図、図11は側面断面図（図11のF-Po-F断面図）である。図11あるいは図12において、第4縦型CVD用ウェハホルダー40C（以下、第4縦型ホルダー40Cという）は、第1実施の形態および第2実施の形態を組み合わせたものである。第4縦型ホル

ダー40Cは、円板形状で形成されており、第1実施の形態である芯Poを中心として同心円状の第1円状凸部44、第2円状凸部46、および第3円状凸部48の凸部リブ42が設けられている。また、第2実施の形態である芯Poを中心として放射状に外周Sdに向けて第1放射状凸部62、第2放射状凸部64、第3放射状凸部66…の放射形状の凸部リブ60が設けられている。凸部リブ42および放射形状の凸部リブ60の上面にはシリコンウェハ22を載置する載置面84が同一平面で形成されている。これにより、前記第1実施の形態および第2実施の形態と同様に、凸部リブを設けることにより更に剛性が高められるために変形が少なくなり、スリップの発生を更に少なくしている。

【0029】また、図13は第4実施の形態に係る他の第4縦型ホルダー41Cの平面図、図14は側面断面図（図13のG-Po-G断面図）を示す。図11の第4縦型ホルダー41は凸部リブ42および放射形状の凸部リブ60の上面にシリコンウェハ22を載置する載置面84が同一平面で形成されている。

【0030】これに対して、他の第4縦型ホルダー41Cは、第3円状凸部48の凸部リブ42がシリコンウェハ22を載置するように段差Gaの載置面84aが設けられている。この載置面84aは、第3円状凸部48の凸部リブ42が全周で他の面、すなわち、第1円状凸部44、第2円状凸部46、第1放射状凸部62、第2放射状凸部64、および、第3放射状凸部66…の放射形状の凸部リブ60よりも高く形成されている。円環形状である第3円状凸部48の段差Gaの位置は、第1実施形態と同様に、芯Poと段差Gaとの距離Riに対して外周Sdと段差Gaとの距離Ruが、7:3（Ri:Ru=7:3）の位置に形成されているようにしている。これにより、前記他の実施の形態と同様な効果が得られる。

【0031】また、上記実施例において、図10の側面断面図および図11の平面図に示すように、シリコンウェハ22を載置する側の第2円状凸部44が一番高くなるように円環形状の段差Gaを設けても良い。これにより、第1実施形態と同様に、円環形状の段差Gaは、芯Poと段差Gaとの距離Riに対して外周Sdと段差Gaとの距離Ruが、7:3（Ri:Ru=7:3）の位置に形成されているようにしている。これにより、前記第1実施の形態および第2実施の形態と同様に、シリコンウェハ22の載置時に、保持の安定性を増すとともに相対移動量の少ない位置で保持して、高温状態下においてもシリコンウェハ22と第4縦型ホルダー40Cの相対移動を少なくし、シリコンウェハ22に発生するスリップの発生を防止している。

【0032】上記実施例では、第1実施形態と第2実施形態との組み合わせを用いて説明したが、第1実施形態と第3実施形態、あるいは、第2実施形態と第3実施形

10

20

30

40

50

態、とを組み合わせても良い。

【0033】図15は、本発明の第5実施の形態に係る第4縦型CVD用ウェハホルダー40Dを示した側面断面図である。図15において、第5縦型CVD用ウェハホルダー40D（以下、第4縦型ホルダー40Dという）は、CVD-SiC製の膜のみで製作した一例を示し、第1実施形態の例を示す側面図である。

【0034】第4縦型ホルダー40Dは、先ず、高純度黒鉛からなる所定寸法のホルダー形状黒鉛基材90（以下、黒鉛基材90という）を製作する。次に、図16に示したように、黒鉛基材90を図示しない減圧CVD装置に搬入し、CVD装置の内部（炉内）を例えば100 Torr以下に減圧したのち、炉内を1000～1600℃に加熱、保持する。そして、炉内にキャリアガスである水素ガス（H₂）とともに原料ガスであるSiCl₄とCH₄とを各々体積%で5～20%供給し、減圧CVD法によって黒鉛基材90の表面に炭化けい素膜92を所定の厚さTh、例えば、0.5～1.5mm程度蒸着して成膜する。

【0035】炭化ケイ素膜92が被膜されたら黒鉛基材90を炉から取り出す。次に、炭化ケイ素膜92によって被膜された状態の黒鉛基材90を900～1400℃の炉に入れ、酸素を供給して黒鉛基材90を酸化孔94により酸化燃焼して除去し、図15に示すように、CVD-SiC製の膜のみの第4縦型ホルダー40Dを得る。

【0036】CVD-SiC製の膜のみの外観形状は、前記の第1実施形態で説明したが、他の第2実施形態乃至第4実施形態でも同様に行なうことができるが詳細な説明は省略する。

【0037】

【発明の効果】以上に説明したように、本発明によれば、ウェハホルダーは、ウェハホルダーの上面に変形を少なくするリブを設け、このリブの上面にウェハを載置しているため、高温状態下でもウェハとウェハホルダーの相対移動が少なくなりスリップの発生を無くしてウェハの結晶欠陥の発生を防止し、ウェハの不良率を低減している。また、シリコンウェハとリブの接触位置、幅、面積等を調整することでより良い支持状態を得ることが可能となり、ウェハに発生するスリップの発生を防止できる。また、ウェハホルダーの材質、熱容量とリブの接触位置、幅、面積等を調整することでより良い加熱、冷却状態を得ることが可能となり、ウェハに発生するスリップによる不良率を低減している。

【0038】ウェハを保持するリブの位置が、ウェハに接触して保持するリブとの間の滑りが少ない位置であるウェハの芯とリブの位置の距離：外周とリブの位置の距離との比率7：3の位置に設けることでウェハとリブとの間の滑りが少なくなり、ウェハにスリップ等のキズをより防止することが出来、スリップによる不良率を更に

低減している。

【0039】また、ウェハホルダーはCVD-SiC製の膜のみで製作することで、高剛性、高耐熱性のホルダーが得られるために、軽量、薄肉にできるから全体の重量が軽減でき、また、シリコンウェハの処理枚数が多いことができる。また、高剛性により形成されるため変形が少なくなるとともに、熱伝導に優れた材料のため全体の熱容量による変形を少なく出来るので、不良率が低減し生産性が向上する。特に、12インチの口径、あるいは、ウエル拡散やSiMOXアニールでは不良率の低減に大きな効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1実施の形態に係る第1縦型CVD用ウェハホルダーを示した平面図である。

【図2】本発明の第1実施の形態に係る第1縦型CVD用ウェハホルダーを示した側面断面図である。

【図3】本発明の第1実施の形態に係る第1縦型CVD用ウェハホルダーの他の例を示した側面断面図である。

【図4】本発明の第2実施の形態に係る第2縦型CVD用ウェハホルダーを示した平面図である。

【図5】本発明の第2実施の形態に係る第2縦型CVD用ウェハホルダーを示した側面断面図である。

【図6】本発明の第2実施の形態に係る第2縦型CVD用ウェハホルダーの他の例を示した側面断面図である。

【図7】本発明の第3実施の形態に係る第3縦型CVD用ウェハホルダーを示した平面図である。

【図8】本発明の第3実施の形態に係る第3縦型CVD用ウェハホルダーを示した側面断面図である。

【図9】本発明の第3実施の形態に係る第3縦型CVD用ウェハホルダーの他の例を示した平面図である。

【図10】本発明の第3実施の形態に係る第3縦型CVD用ウェハホルダーの他の例を示した側面断面図である。

【図11】本発明の第4実施の形態に係る第4縦型CVD用ウェハホルダーを示し平面図である。

【図12】本発明の第4実施の形態に係る第4縦型CVD用ウェハホルダーを示した側面図である。

【図13】本発明の第4実施の形態に係る第4縦型CVD用ウェハホルダーの他の例を示した平面図である。

【図14】本発明の第4実施の形態に係る第4縦型CVD用ウェハホルダーの他の例を示した側面図である。

【図15】本発明の第5実施の形態に係る第5縦型CVD用ウェハホルダーでCVD-SiC製の膜のみの例を示した側面断面図である。

【図16】減圧CVD装置の説明図である。

【図17】従来の減圧CVD装置に用いた縦型CVD用ウェハホルダーの一部側面図である。

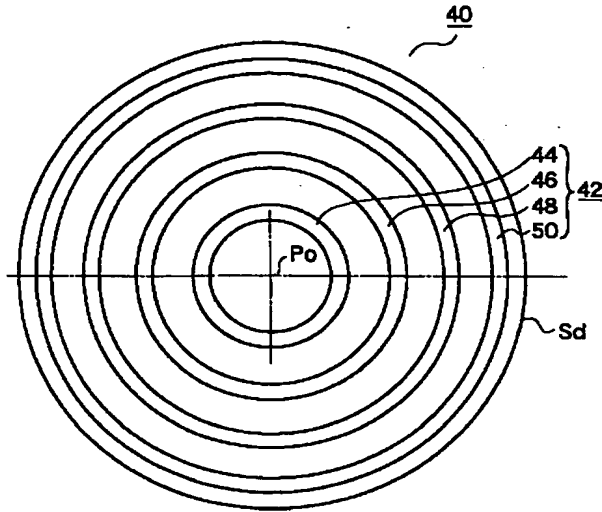
【符号の説明】

10……CVD装置、22……シリコンウェハ、40……第1縦型CVD用ウェハホルダー、40A……第2縦

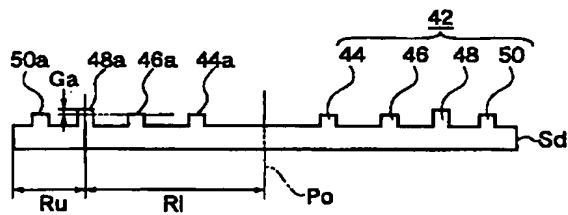
11

型CVD用ウェハホルダー、40B……第3縦型CVD用ウェハホルダー、40C……第4縦型CVD用ウェハホルダー、40D……第5縦型CVD用ウェハホルダー、42、60、70……凸部リブ、44……第1円状凸部、46……第2円状凸部、48……第3円状凸部、48a……第1載置面、50……第4円状凸部、52、68、68a、80、80a、84、84a……載置面*

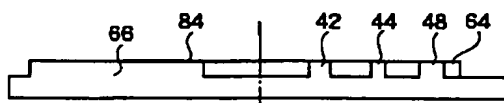
【図1】



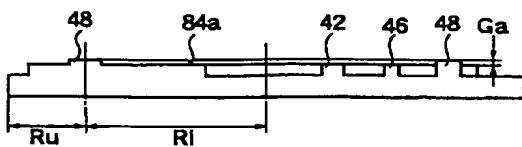
【図3】



【図12】



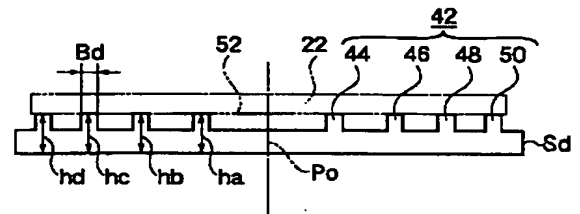
【図14】



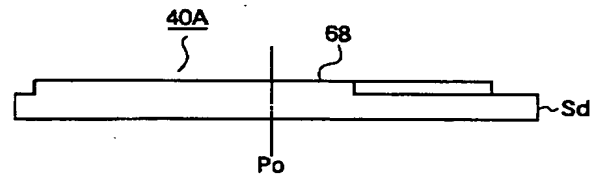
12

* 48a……上面、48b……第2載置面、62……第1放射状凸部、64……第2放射状凸部、66……第3放射状凸部、72……第1格子状凸部、74……第2格子状凸部、76……第3格子状凸部、78……第4格子状凸部、90……ホルダー形状黒鉛基材、92……炭化ケイ素膜、94……酸化孔

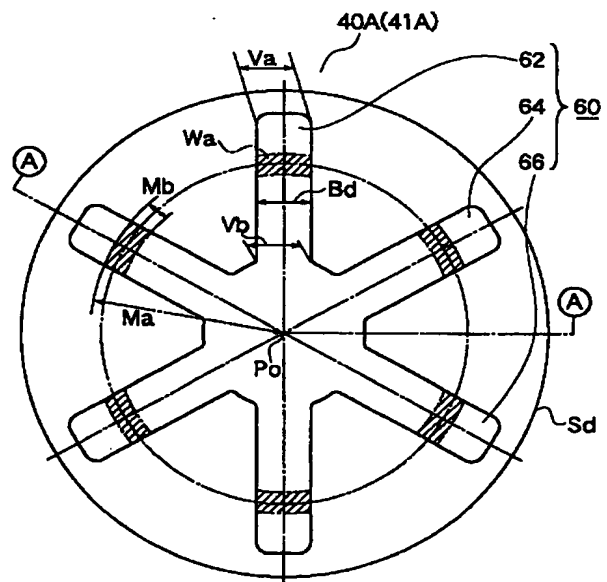
【図2】



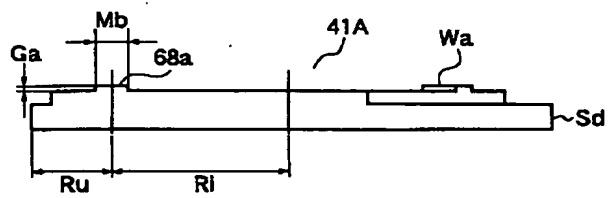
【図5】



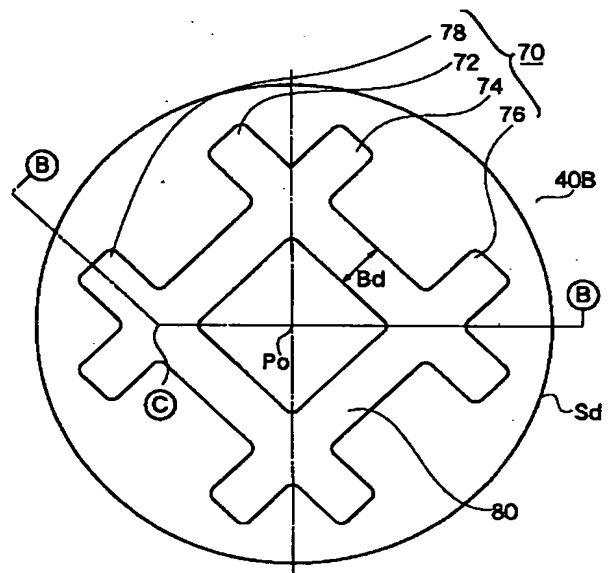
【図4】



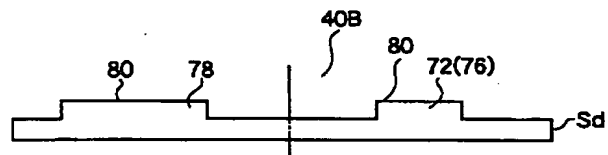
【図6】



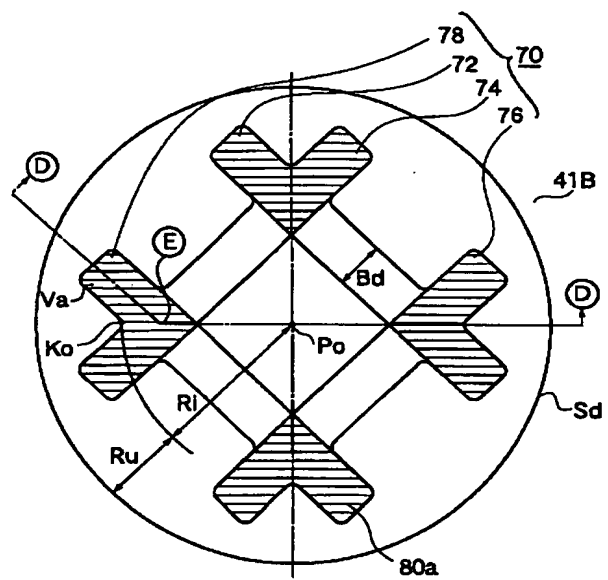
【図7】



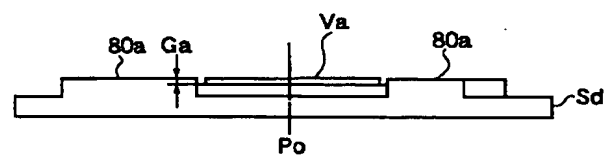
【図8】



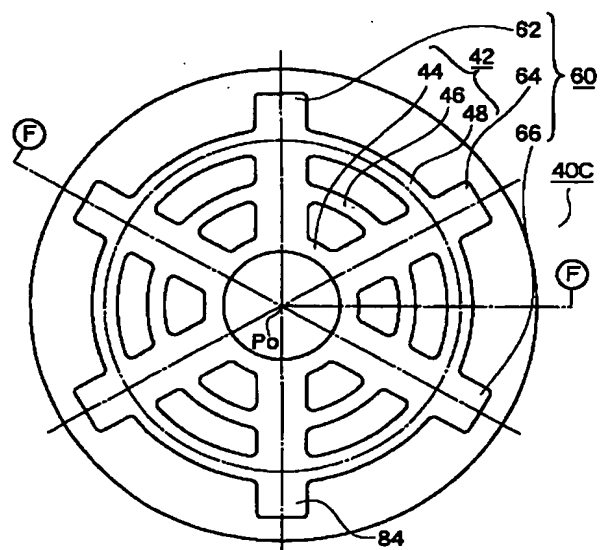
【図9】



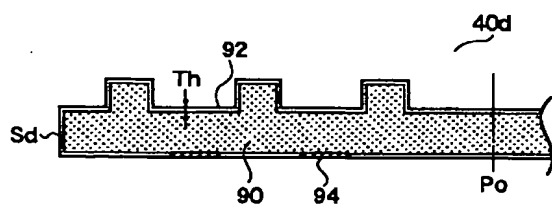
【図10】



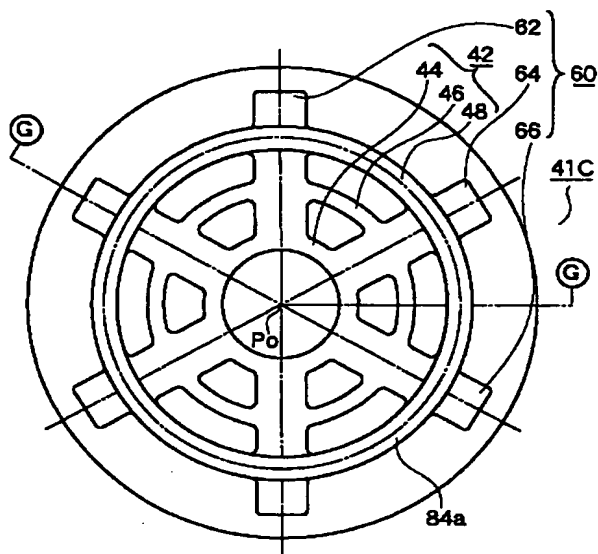
【図11】



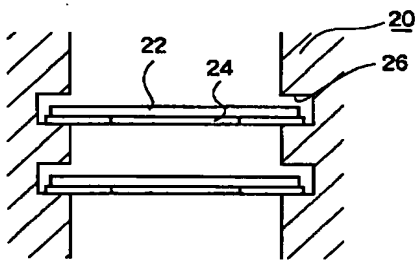
【図15】



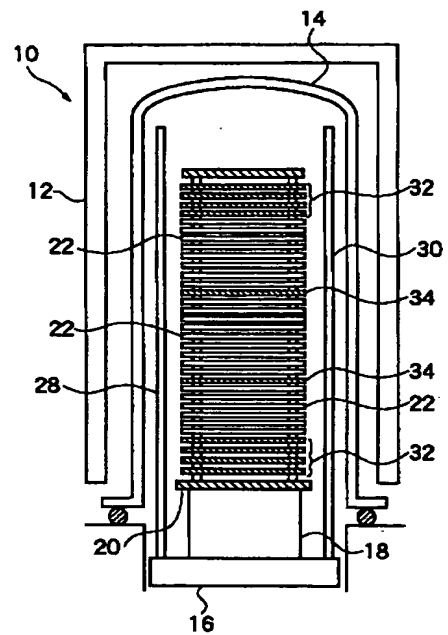
【図13】



【図17】



【図16】



フロントページの続き

Fターム(参考) 4K030 BA37 CA04 CA12 GA02 KA47
 5F031 CA02 CA11 DA13 FA01 HA65
 MA28
 5F045 AA20 BB13 DP19 EM02 EM08
 EM09